

# Häufig gestellte Fragen zur Bekanntmachung „Zielgerichtet Lücken schließen bei Design-Instrumenten für souveräne Chipentwicklung mit Open-Source“ (DE:Sign Challenge)

## Informationen und Kontakt

- 1. Ich habe Fragen zur Fördermaßnahme DE:Sign Challenge. Wie kontaktiere ich Sie am besten?**

Kontakt: Dr. David Müller, Markus Hüpgen

Wir beantworten Ihre Fragen gern per E-Mail (Designinitiative-ME@vdivde-it.de) oder unter unserer Hotline 030 310078-5491

- 2. Wird es eine Informationsveranstaltung geben?**

Ja. Am 28.01.2025 findet eine Informationsveranstaltung zur Bekanntmachung im Online-Format statt. Vertreterinnen und Vertreter des BMBF und des zuständigen Projektträgers VDI/VDE Innovation + Technik GmbH werden Förderinteressierte über Inhalte und Verfahren der Förderinitiative informieren, praktische Hinweise zur Skizzeneinreichung geben und Fragen beantworten. Siehe auch:

<https://www.elektronikforschung.de/service/termine/>

## Konditionen der Förderung

- 3. Gibt es eine maximale Fördersumme?**

Grundsätzlich nicht. Die Aufwände der Partner werden vor dem Hintergrund der zu leistenden Arbeiten bewertet.

- 4. Gibt es eine maximale Laufzeit?**

Die Laufzeit beträgt in der Regel 3 Jahre.

- 5. Wie hoch ist die Förderquote?**

Hochschulen und Forschungseinrichtungen (nicht-wirtschaftlicher Bereich) können 100% ihrer förderfähigen Ausgaben als Zuschuss erhalten. Bei den Hochschulen beinhalten die förderfähigen Ausgaben zusätzlich eine Gemeinkostenpauschale in Höhe von 20 % nach NABF. Große und mittlere Unternehmen können maximal 50 % ihrer förderfähigen Kosten erhalten. Für KMU sind insgesamt 60 % möglich. Die Fördersumme kann zudem um 15 % erhöht werden, sofern die Ergebnisse des Vorhabens durch Konferenzen, Veröffentlichung, Open-Access-Repositoryen oder durch gebührenfreie Software beziehungsweise Open-Source-Software weite Verbreitung finden (vgl. AGVO Art. 25 b)ii)). Die tatsächliche Quote hängt von den Arbeitsinhalten ab, die Sie bearbeiten. Die Förderung von Unternehmen erfolgt in der Regel nach NABF/NKBF 2017.

- 6. Gibt es eine Obergrenze für die Gesamtförderquote eines Verbunds?**

Nein. Die Förderquote eines Vorhabens richtet sich allein nach den Arbeitsinhalten des antragstellenden Partners. Eine Förderquote für den Gesamtverbund wird nicht betrachtet.

- 7. Sind auch Start-Ups antragsberechtigt?**

Ja, Start-Ups werden im Rahmen der Richtlinie gefördert. Eine Antragstellung per [AZA](#) ist möglich. Die Prüfung der Bonität erfolgt anhand von Businessplan und bisherigem Geschäftsbetrieb.

- 8. Welche Vorhaben sind von der Förderung ausgeschlossen?**

Vorhaben der reinen Grundlagenforschung sind von der Förderung ausgenommen. Ebenfalls ausgeschlossen sind Ansätze, die überwiegend auf Basis kommerzieller, industriell etablierter Standardsoftware realisiert werden und dabei keine relevanten Entwicklungsarbeiten zum Schließen von Lücken in der kommerziellen Werkzeugkette liefern. Ausgeschlossen sind darüber hinaus reine inkrementelle Weiterentwicklungen von Standardsoftware.

## Projektgröße und Konsortium

- 9. Werden Verbünde oder Einzelvorhaben bevorzugt?**

In dieser Bekanntmachung werden Verbundvorhaben bevorzugt. Einzelvorhaben sind jedoch nicht ausgeschlossen, sollten aber eher die Ausnahme sein. Bei den Einzelvorhaben sollte sorgfältig und schlüssig begründet werden, inwiefern die Projektbearbeitung durch nur eine ausführende Stelle sachgerecht ist.

**10. Wie soll die Zusammensetzung eines Verbundes sein? Wie der Anteil Forschungseinrichtungen zu Unternehmen?**

Die Verbundvorhaben können sowohl industrie- als auch wissenschaftsgeführt bzw. -dominiert sein, d. h. Förderung soll sowohl an Unternehmen als auch an Forschungseinrichtungen fließen. Die Zusammensetzung der Verbünde sollte in erster Linie den Projektzielen dienlich sein. Für den verbesserten Austausch zwischen Industrie, Wissenschaft und Forschung ist ein ausgewogenes Konsortium (sowohl Grundlagenforschung als auch industrielle anwendungsorientierte Forschung) jedoch vorteilhaft, fehlende Anteile an Grundlagenforschung oder industrieller anwendungsorientierter Forschung sind aber kein Ausschlusskriterium.

**11. Gibt es eine Obergrenze für die Anzahl der Partner im Verbund?**

Nein. Eine Obergrenze für die Anzahl der Partner im Verbund wird nicht betrachtet. Die Größe des Konsortiums richtet sich allein nach den Arbeitsinhalten und der Zielstellung im Projekt.

**12. Sollen KMU beteiligt sein? In welchem Umfang?**

Eine hohe KMU-Beteiligung wird explizit gewünscht und als positiv bewertet. Fehlende KMU-Beteiligung ist aber kein Ausschlusskriterium. Die Projektinhalte und die Ergebnisverwertung entscheiden über die Förderung.

**13. Werden Großunternehmen gefördert?**

Ja, aber eine hohe KMU-Beteiligung wird explizit gewünscht. Auch hier entscheiden die Projektinhalte und die Ergebnisverwertung über die Förderung.

**14. Muss die Koordination bei einem Industriepartner oder einer Wissenschaftseinrichtung liegen?**

Die Koordination des Verbunds kann sowohl bei einem Industriepartner als auch bei einer Wissenschaftseinrichtung liegen. Wird der Verbund durch einen Industriepartner koordiniert, ist die Koordination durch ein beteiligtes KMU wünschenswert, aber nicht verpflichtend.

## Einreichen der Skizze

**15. Skizzeneinreichung - wer reicht ein?**

Nur der Koordinator reicht die Skizze ausschließlich elektronisch über easy-online ein. Es sind keine Papierunterlagen gefordert.

**16. Skizzeneinreichung – wo reicht man ein?**

Die Einreichung muss über easy-online erfolgen. <https://foerderportal.bund.de/easyonline> Zunächst Bundesministerium für Bildung und Forschung auswählen, danach im Pull Down Menü die Bekanntmachung „DE:Sign Challenge: Zielgerichtet Lücken schließen bei Design-Instrumenten für souveräne Chipentwicklung mit Open-Source“ auswählen. Entgegen der Meldung bei easyonline (Verfahrensstufe 1), bitte keine Papierunterlagen einsenden.

**17. Skizzeneinreichung – bis wann?**

Spätestens am 31.03.2025 (23:59 Uhr) muss die Skizze bei easy-online hochgeladen und eingereicht werden.

**18. Welche Dokumente sollen im Original geschickt werden?**

Keine. Bitte reichen Sie alle Unterlagen nur elektronische ein. Dazu gehören Skizzenbogen, die Skizze als PDF sowie ggf. weitere Anlagen

**19. Gibt es formale Vorgaben zur Skizze?**

Die Skizze darf einen Umfang von 15 DIN-A4-Seiten nicht überschreiten (Schriftart, Arial, Schriftgröße mindestens 10 Punkt, Zeilenabstand 1,15, Rand mindestens 2 cm). Das Deckblatt sowie eventuelle Verzeichnisse zählen nicht dazu.

**20. Gibt es für die Skizze eine Vorlage?**

Ja. Bitte nutzen Sie den Link zur Vorlage auf der Webseite zur Bekanntmachung bzw. im Bekanntmachungstext:

[https://www.elektronikforschung.de/dateien/bekanntmachungen/design\\_challenge\\_template\\_.docx](https://www.elektronikforschung.de/dateien/bekanntmachungen/design_challenge_template_.docx)

## **Zeitlicher Ablauf bis zum Projektstart**

### **21. Wann sollen die Vorhaben beginnen?**

Alle Projekte starten voraussichtlich am 1. Januar 2026.

### **22. Wann erfahre ich, ob mein Projekt gefördert wird?**

Nach dem Stichtag erfolgt eine Bewertung aller Skizzen, auch unter Einbeziehung externer Gutachter. Die Entscheidung darüber, welche Konsortien zur Antragstellung aufgefordert werden, trifft das BMBF voraussichtlich Ende Juni 2025. Mit der Information zur getroffenen Entscheidung kann zu Ende Juli 2025 gerechnet werden.

### **23. Bis wann müssen die Antragsunterlagen im Falle einer positiven Entscheidung vollständig vorliegen?**

Die Unterlagen müssen bis spätestens Ende September 2025 vollständig vorliegen.

## **Forschungsthemen und Fachliches**

### **24. Liegt der Fokus in den Vorhaben eher auf Grundlagenforschung oder auf industrieller anwendungsorientierter Forschung?**

Der Fokus kann sowohl auf Grundlagenforschung als auch auf industrieller anwendungsorientierter Forschung liegen. Wichtig ist die Passfähigkeit zur Maßnahme, d.h. klarer Bezug zu Chipdesign und Mikroelektronik-Hardware sowie der Beitrag des Vorhabens zum Schließen von Lücken in bestehenden Werkzeugketten oder zur Erweiterung der quelloffenen Werkzeugkette.

### **25. Welche Anforderungen werden an die zu entwickelnden Software-Werkzeuge gestellt?**

Die entwickelte Software soll Lücken in bestehenden quelloffenen Werkzeugketten schließen oder diese erweitern. Dabei ist das Ziel, einen Einsatz in der Chipentwicklung zu ermöglichen. Bei der Softwareentwicklung sollen auch die Aspekte Modularität, Transparenz, Versionierbarkeit, Upgradefähigkeit, Interoperabilität, Skalierbarkeit (Plug & Play) und Code-Stil berücksichtigt werden.

### **26. Welche Schwerpunktthemen (I-IV) müssen inhaltlich erfüllt werden?**

Mindestens eine der ersten drei Schwerpunktthemen (I-III) muss inhaltlich erfüllt sein. Schwerpunktthema IV (Begleitende Aus- und Weiterbildung) wird empfohlen, zusätzlich zu erfüllen, ist letztendlich jedoch optional. Eine alleinige Erfüllung von Schwerpunktthema IV ist für eine Förderung nicht ausreichend.

### **27. Wie ist der Bezug zur Standardisierung und Normung zu verstehen?**

Bei der Softwareentwicklung bzw. bei den Chipdesignprozessen sollen bereits existierende (quelloffene) Standards berücksichtigt werden, damit die Lösungsansätze/Innovationen anschlussfähig sind.

### **28. Wie soll die Demonstration der FuE-Ergebnisse erfolgen? Ist eine Ergebnisdemonstration als klassischer Demonstrator verpflichtend?**

Die Ergebnisdemonstration als klassischer Demonstrator ist nicht verpflichtend, wird jedoch als positiv bewertet. Idealerweise soll der Beitrag zu einer durchgängigen EDA-Entwicklung vom Design bis zum fertigen Chip, sofern im Rahmen der Laufzeit des Vorhabens möglich, demonstriert werden. Die Demonstration kann z.B. durch den Einsatz der Entwurfssoftware oder weiterführend durch Herstellung eines Chips mit messtechnischer Charakterisierung erfolgen.

### **29. Werden Tape-outs bzw. Lizenzen für die (Weiter-)Entwicklung von Werkzeugen für neue Technologien unter Nutzung von nicht quelloffener Software gefördert?**

Ja, sowohl Tape-outs für die Ergebnisdemonstration (klassischer Hardware-Demonstrator) als auch Nutzungslizenzen für die (Weiter-)Entwicklung von nicht quelloffener Software für neuartige Technologien sind förderfähig.

Die Vorhaben können in Teilen auch FuE-Arbeiten an nicht quelloffenen Komponenten enthalten, sofern die restlichen Entwicklungen a) quelloffen sind, b) vom Umfang her deutlich überwiegen und c) in substantzieller Weise von den geschlossenen Entwicklungsarbeiten abhängen oder profitieren.

## Verwertung

### **30. Inwiefern muss IP, die im Projekt generiert wurde, verwertet bzw. offengelegt werden?**

Es besteht eine Pflicht zur wirtschaftlichen Verwertung des im Projekt generierten IP.

- Im Projekt generierte Ergebnisse, die quelloffene Ansätze und Innovationen betreffen, müssen offengelegt werden. Sie sind, sofern technisch möglich, schon während der Laufzeit des Vorhabens über geeignete Wege, z. B. Open-Access, zugänglich zu machen.
- Im Projekt generierte Ergebnisse, die nicht quelloffene Ansätze und Innovationen betreffen, müssen nicht offengelegt werden. Die über Quelloffenheit hinausgehenden Ergebnisse dürfen nur in Deutschland oder dem EWR und der Schweiz genutzt werden; Ausnahmen von der Verwertungspflicht sind mit vorheriger schriftlicher Zustimmung der Bewilligungsbehörde möglich.
- Konkrete Regeln für den Umgang mit IP vereinbaren Sie unter den Konsortialpartnern zum Zeitpunkt der Bewilligung mit der Kooperationsvereinbarung.

### **31. Was sind die Vorteile für Industrieunternehmen, sich an der Entwicklung von Open-Source Ansätzen zu beteiligen?**

- Direkter Austausch mit den Forschergruppen führt idealerweise zur Bindung von Nachwuchskräften;
- Verbesserter niederschwelliger Zugang zu Software-Werkzeugen für Chipentwicklung;
- Steigerung der Transparenz und Vertrauenswürdigkeit bei der Chipentwicklung;
- Möglichkeit, Bedarfe und Wünsche der Anwender im Entwurfsprozess zu berücksichtigen;
- Steigerung der Attraktivität für junge und talentierte Fachkräfte;
- Steigerung der internationalen Sichtbarkeit.

### **32. Wie können international agierende Antragsteller (Unternehmen), die ausschließliche Verwertung der Projektergebnisse in der Bundesrepublik Deutschland, dem Europäischen Wirtschaftsraum (EWR) und der Schweiz nachweisen?**

Grundvoraussetzung für eine Förderung ist ein Sitz oder mindestens eine Betriebsstätte in Deutschland sowie die schwerpunktmäßige Verwertung bei dieser Niederlassung. Alles Weitere unterliegt der Einzelfallprüfung.

## Austausch und Vernetzung

### **33. Wie ist die Anschlussfähigkeit zum EU Chips Act zu verstehen?**

Diese Richtlinie ist von Beginn an so gestaltet, dass sie eng mit den Zielen und Maßnahmen des European Chips Act verbunden ist und die deutschen Akteure für eine erfolgreiche Teilnahme am European Chips Act gestärkt werden. Sollten sich im Rahmen des European Chips Acts Möglichkeiten der EU-Kofinanzierung ergeben, so sind diese vorrangig zu nutzen.

### **34. Welche übergeordneten Anforderungen werden an die Vorhaben gestellt?**

Von den ausgewählten Vorhaben wird eine Kooperation mit dem nationalen Chipdesign-Netzwerk erwartet und, falls inhaltlich passfähig, mit den vorigen DE:Sign-Projekten.